

DIALOG(R) File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

09/400.549

011274406 **Image available**

WPI Acc No: 1997-252309/ 199723

XRPX Acc No: N97-208736

Signal processing system of solid state pick-up element for e.g. static induction transistor, charge modulation device - performs subtraction processing of signal during darkening of pixel of each corresponding effective line of signal read from memory

Patent Assignee: OLYMPUS OPTICAL CO LTD (OLYU)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 9083840	A	19970328	JP 95259272	A	19950912	199723 B

Priority Applications (No Type Date): JP 95259272 A 19950912

Patent Details:

Patent No	Kind	Jan	Pg	Main IPC	Filing Notes
JP 9083840	A		11	H04N-005/217	

Abstract (Basic): JP 9083840 A

The system generates an optical electric charge corresponding to the incident light of a photoelectric transducer arranged in a matrix

shape. The obtained video signal scanned in a perpendicular and horizontal directions is changed for every vertical spacing period defined beforehand from the perpendicular direction of a specific line made into a signal extraction body. The signal is read during the darkening of each pixel immediately after resetting the electric charge of each pixel in the horizontal blanking period of the line.

The signal with an effective line which orderly changes is stored in memory and is repeatedly obtained for every specific line. The stored signal except those containing the specific pixel whose electric charge is over a predetermined signal component level is renewed during the pixel darkening at every vertical spacing period. A subtraction processing of the signal is performed during the darkening of a pixel corresponding to each line read from memory.

ADVANTAGE - For e.g. amplified MOS imager. Suppresses fixed pattern noise in highly precise moving image pick-up without generation of imitation signal even in presence of high-intensity photographed body.

Dwg.1/11

Title Terms: SIGNAL; PROCESS; SYSTEM; SOLID; STATE; PICK-UP; ELEMENT; STATIC; INDUCTION; TRANSISTOR; CHARGE; MODULATE; DEVICE; PERFORMANCE; SUBTRACT; PROCESS; SIGNAL; DARK; PIXEL; CORRESPOND; EFFECT; LINE; SIGNAL; READ; MEMORY

Index Terms/Additional Words: SIT; CMD; AMI; FPN

Derwent Class: W04

International Patent Class (Main): H04N-005/217

International Patent Class (Additional): H04N-005/335

File Segment: EPI

Manual Codes (EPI/S-X): W04-M01B7; W04-M01D6A; W04-P01H1

THIS PAGE BLANK (USPTO)

(11)特許出願公開番号

(43)公開日 平成9年(1997)3月28日

技術表示箇所

H 0 4 N 5/217
5/335

P

(74) 代理人 弁理士 福山 正博

[illegible]

【特許請求の範囲】

【請求項1】マトリクス状に配列された単位光電変換素子への入射光に対応して生成される光生成電荷を水平方向及び垂直方向に走査して得られる信号を映像信号として読み出し処理する固体撮像素子の信号読み出し処理方式において、暗時信号抽出の対象とする特定行の前記垂直方向での位置を予め定めた垂直走査期間毎に変化させ、前記特定行の水平ブランキング期間に各画素の光生成電荷をリセットした直後の各画素の暗時信号を読み出す動作を順次変化する特定行毎にくり返して得られる全有効行の各画素の暗時信号をメモリに記憶し、前記予め定めた垂直走査期間毎に、前記メモリに記憶された全有効行の各画素の暗時信号の更新を、前記各画素対応で得られた暗時信号に含まれる光生成電荷による信号成分レベルが所定のレベルを越えていると判定された特定画素以外に行ない、前記メモリから読み出した各行の画素の暗時信号を、対応する各行の画素の明時信号から減算処理することとを特徴とする固体撮像素子の信号読み出し処理方式。

【請求項2】前記メモリへの記憶及び記憶内容の更新は、明時信号のみの読み出しを行う予め定めた複数の垂直走査期間を挟んで間欠的に行う請求項1に記載の固体撮像素子の信号読み出し処理方式。

【請求項3】前記特定画素は、前記暗時信号を読み出す直前に読み出した明時信号の明時信号レベルが所定のスレッショールドレベルを越えた画素とすることを特徴とする請求項1または2に記載の固体撮像素子の信号読み出し処理方式。

【請求項4】前記特定画素は、固体撮像素子から読み出した暗時信号と前記外部メモリに記憶されている対応する暗時信号レベルとを比較してその差が所定のレベルを越えた画素である請求項1または2に記載の固体撮像素子の信号読み出し処理方式。

【請求項5】前記メモリの記憶内容の更新は、前記特定画素に対しては、前記メモリから読み出した内容をそのまま記憶する処理である請求項1に記載の固体撮像素子の信号読み出し処理方式。

【請求項6】前記所定のレベルを、水平方向の画素に対して変化させる請求項1～3のいずれか1項に記載の固体撮像素子の信号読み出し処理方式。

【請求項7】前記特定行は単一の行であることを特徴とする請求項1～5のいずれか1項に記載の固体撮像素子の信号読み出し処理方式。

【請求項8】前記特定行は連続した複数の行であることを特徴とする請求項1～5のいずれか1項に記載の固体撮像素子の信号読み出し方式。

【請求項9】前記特定行は間隔をおいた複数の行であることを特徴とする請求項1～5のいずれか1項に記載の固体撮像素子の信号読み出し処理方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像素子の信号読み出し処理方式に関し、特に温度変化等による暗時固定パターンノイズの変化に追従し、常に暗時固定パターンノイズを安定に抑圧できるようにした動画撮像も可能な固体撮像素子の信号読み出し処理方式に関する。

【0002】

【従来の技術】従来、光電変換機能と蓄積電荷の増幅、読み出し及びリセット機能をもつ、例えばSIT (Static Induction Transistor)、AMI (Amplified MOS Imager)、CMD (Charge Modulation Device) で代表される内部増幅型光電変換素子を単位画素として用いた固体撮像素子により画像を再生する装置が知られている。かかる画像再生装置においては、固体撮像素子固有の固定パターンノイズ（以下、FPNと略称する）をキャンセルするために、各画素毎のFPNを記憶するフレームメモリ等の記憶手段に記憶しておき、固体撮像素子の各画素対応の画像情報から、各画素対応のFPNを減算している。

【0003】図7には、かかる内部増幅型光電変換素子による画像再生装置において用いられている、例えば特開昭64-39171号等に開示されている従来のFPN抑圧手段のブロック構成図が示されている。

【0004】図7において、固体撮像素子31から出力される画像信号は、増幅器32で増幅され、A/D変換器33によりデジタル信号に変換される。入射光を遮断した状態で固体撮像素子31から出力される暗時信号（FPN信号）を、切換スイッチ34をb側に接続することによりフレームメモリ等から成るFPNメモリ35に記憶する。暗時FPN記憶動作の終了後、切換スイッチ34をa側に切り換え接続して遮断を解除する。これにより、固体撮像素子31から出力される光生成電荷による明時信号は、A/D変換器33でA/D変換され、減算器36において、FPNメモリ35内に記憶されたFPN信号と繰り返し減算処理され、FPNが抑圧された画像信号が得られる。この画像信号は、D/A変換器37でD/A変換されてビデオ信号として出力される。尚、FPNメモリ35には、通常、1フレームまたは数フレームの平均化された暗時信号が記憶される。

【0005】ここで、暗時FPN記憶時に、固体撮像素子を遮光する代わりに、蓄積した光生成電荷をリセットした直後、あるいはリセットしながら固体撮像素子から信号を読み出して得られる暗時信号を暗時FPN信号とすることもできる。

【0006】ところで、図7に示した従来のFPN抑圧手段は、暗時のFPN信号を予めFPNメモリ35に記憶させておいて、光生成電荷に応じた画像信号から前記暗時FPN信号を減算してビデオ信号を出力させるものであるため、温度変化等により暗時FPNが変化した場合、この変化に追従できず、常に安定したFPN抑圧効

果を得ることができないという問題点がある。

【0007】また上記温度変化対策のため、撮像途中で固体撮像素子を間欠的に遮光して暗時FPN信号を取り込む方法が知られている。この方法により、連続撮像作動中に、例えば1フレーム分の暗時信号をFPNメモリに記憶するためには、固体撮像素子からは図8の(A)に示すような出力が必要となり、時刻 t_d において、固体撮像素子からは、光生成電荷の蓄積されていない暗時信号が出力されることになる。この固体撮像素子の出力をそのまま映像出力とすると、図8の(B)に示すように、時刻 t_d において、映像出力が得られず、モニタには時刻 t_d のタイミングで、何も映らない画面のとぎれた状態となる。この画面のとぎれを、図8の(C)に示すように、直前の撮像画面を繰り返し出力して補間しても、動画に対しては動きが不自然になり、大きな問題となる。

【0008】上記問題点を解決するため、本願出願人は、内部増幅型光電変換素子を単位画素とし該単位画素をマトリクス状に配列してなるXYアドレス型の固体撮像素子の信号読み出し処理方式において、一水平走査期間のある特定の行の各画素の光生成電荷による明時信号を読み出した後、前記特定行の各画素の光生成電荷をリセットした直後またはリセットしながら光生成電荷のない状態の暗時信号を読み出して前記特定行の各画素の暗時信号を外部メモリに記憶する第1のステップと、前記特定行を一垂直走査期間毎または複数垂直走査期間毎に変化させながら、前記特定行の各画素の暗時信号を外部メモリに記憶する第1のステップを各特定行に対して順次実行し、複数垂直走査期間で全有効行の各画素の暗時信号を外部メモリへ記憶させる第2のステップと、全有効行の各画素の暗時信号を外部メモリへ記憶させる前記複数垂直走査期間毎に、外部メモリへ記憶された全有効行の各画素の暗時信号をリフレッシュさせるか、または前回の記憶ステップで記憶された暗時信号と新たに読み出された暗時信号を所定の比で加算して記憶させる第3のステップと、前記外部メモリに記憶した各行の画素の暗時信号を読み出し、タイミングを合わせて対応する各行の画素の明時信号から減算処理する第4のステップを備える固体撮像素子の信号読み出し処理方式を提案した(特開平7-15666号参照)。

【0009】このように構成した信号読み出し処理方式においては、外部メモリに記憶された暗時信号は、複数垂直走査期間毎の短時間毎にリフレッシュまたは平均化されるので、温度変化等により暗時FPNが変化した場合でも、その変化に十分に追従し常に安定な暗時FPN抑圧効果が得られる。また、撮像途中において暗時信号を読み出す期間は、一垂直走査期間中僅か1〜数ライン期間であり、撮像の連続性が損なわれることはなく、動画に対しても何ら問題を生ぜず、十分に対応させることができる。

【0010】次に、上記従来例を図9を参照しながら説明する。図9において、固体撮像素子1は、内部増幅型光電変換素子を画素として用い、該画素をマトリクス状に配置した受光部101を備える。本例では内部増幅型光電変換素子としてCMDが用いられている。受光部101は、説明を簡単にするため、 M 行 N 列の構成としている。垂直走査回路102は、読み出し行を選択する走査信号を送出する。水平走査回路103は、読み出し状態にある行の L 個のCMD画素を順次出力信号を増幅し、増幅器2で増幅された出力信号は、A/D変換器3でA/D変換されて、1Hデレイライン4と、切換スイッチ5の入力端子bと、FPNメモリ8へそれぞれ供給される。切換スイッチ5は、制御信号入力端子から入力される制御信号Gにより、入力端子aに供給される1Hデレイライン4の出力信号、入力端子bに供給されるA/D変換器3の出力信号、入力端子cに供給されるGN/Dすなわちデジタル00……00信号のいずれかを選択出力する。減算器6は、切換スイッチ5で選択された信号から、FPNメモリ8の出力を減算する。減算器6の出力信号は、D/A変換器7でD/A変換され、ビデオ信号が出力される。

【0011】このように構成されている信号読み出し処理装置の動作を図10及び図11の各部の信号波形を示すタイミングチャートを参照しながら説明する。

【0012】固体撮像素子1において、垂直走査回路102を駆動して読み出す選択行のCMD画素を読み出し状態にして、水平走査回路103により読み出し状態にある行のCMD画素の信号を順番に読み出す。垂直走査回路102により選択した行のCMD画素の読み出し状態は、選択した行のCMD画素の共通ゲートライン電位を読み出し電位VRDにすることにより可能になる。このとき、非選択行の共通ゲートライン電位は蓄積電位VSTにしている。また、1行分の各画素の蓄積した光生成電荷による信号を読み出した後、蓄積電荷をリセットするために、水平ブランキング期間に共通ゲートライン電位をリセット電位VRSTにする。尚、画素としてCMDを用いた場合は、ブルーミング制御のため、水平ブランキング期間で、ゲート電位を蓄積電位VSTより高いオーバーフロー電位VOFとして、過剰蓄積電荷の掃き出しを行うハーバーフロー動作も行っている。

【0013】図10においては、固体撮像素子1の1〜3行の共通ゲートライン電位波形を、それぞれA、B、Cで示している。このゲートライン電位波形A、B、Cからわかるように、本例においては、第1フレームでは、1行目の光生成電荷を蓄積した状態の明時信号を $t=0 \sim 1$ の期間に読み出して、 $t=1$ の時点で、蓄積電荷をリセットした後、再び $t=1 \sim 2$ の期間で1行目の画素の信号を読み出すようにゲートライン電位を制御している。これは、 $t=1 \sim 2$ の期間では光生成電荷の蓄積していない状態の暗時信号を読み出ししていることに相

当する。

【0014】内部増幅型光電変換素子は、蓄積電荷を増幅するトランジスタの特性ばらつきによるFPNを発生するが、上記暗時信号の読み出しは暗電流をゼロとした場合の暗時FPN（以下、この意味で用いる）を読み出していることになる。暗電流は、最近非常に小さく抑えられており、通常の固体撮像素子の使用条件下では無視できるようになっているため、暗時FPNはほぼトランジスタの特性のばらつきにより発生しているものを意味する。暗時FPNは光量に無関係に一定レベル存在し、最初に読み出した光生成電荷に応じた明時信号にオフセット的に重畳されている。

【0015】次いで、同様にして第2フレームでは2行目の暗時信号を、第3フレームでは3行目の暗時信号を読み出し、第4フレームでは再び1行目の暗時信号を読み出すようにしている。尚、通常は各フレーム間には垂直ブランキング期間が存在するが、図10においては、各フレームのうち5ラインが垂直ブランキング期間に相当する。垂直走査回路102から出力されるこのようなゲートライン電位を印加することにより読み出された、明るさが一様な被写体を撮像した場合の信号波形E及び次に述べる信号波形F～Lは、デジタル信号であるが、わかり易いようにアナログ信号として波形を示している。

【0016】上記出力信号波形D、Eからわかるように、第1フレームでは、1行目明時信号1Sに次いで、1行目暗時信号1Fが読み出され、1S、1F、2S、3Sの順番で固体撮像素子1から信号が読み出される。尚、1～3行目の明時信号は1S、2S、3Sで表し、暗時信号は1F、2F、3Fで表すことにする。同様に第2フレームでは、1S、2S、2F、3Sの順番、第3フレームでは1S、2S、3S、3Fの順番となり、第4フレームでは再び第1フレームと同一の信号読み出し順序に戻る。

【0017】これらの出力信号Eを1Hデレイライン4で1ライン遅延した出力信号を図10のFで示し、各行の明時信号及び暗時信号にはダッシュを付して示している。

【0018】切換スイッチ5は、制御信号Gの制御圧力Va、Vb、Vcによって、それぞれ入力端子a、b、cへの出力信号を選択して出力し、図11において、Gで示す制御信号波形を与えることにより、切換スイッチ5の出力端子からは、信号波形Hで示すように、暗時信号の抜けた連続明時信号が得られる。

【0019】一方、FPNメモリ8は、メモリライト制御信号入力端子に印加する制御信号JがHレベルの時書き込み動作を行なうが、固体撮像素子1から暗時信号が出力される期間のみ制御信号Hレベルが印加され、暗時信号を書き込み記憶するようになっている。すなわち、第1フレームでは1行目の暗時信号1Fを、第2、第3

の各フレームでは、それぞれ2、3行目の暗時信号2F、3Fを書き込むことになり、したがって第1、第2、第3フレームの期間で全有効行の暗時信号の書き込み記憶動作が完了する。そしてFPNメモリ8からは、切換スイッチ5の出力信号Hに、タイミングを一致させて、暗時信号が連続して読み出されるようになっている。このFPNメモリ8から読み出され暗時信号を図11のMに示す。減算器6では、切換スイッチ5の出力信号HからFPNメモリ9からの暗時信号Mを減算し、これにより、暗時FPNが制御されたビデオ信号Nが得られる。

【0020】図9に示した従来例では、3フレーム毎にFPNメモリ8に記憶した暗時FPNがリフレッシュされるが、NTSC方式に対応した行数をもつ通常の固体撮像素子について考えると、暗時FPNは1フィールドに1行ずつ書き込まれ、525フィールドで全行の暗時信号の記憶が完了するから、暗時信号リフレッシュ周期は525フィールドとなり、 $1/60$ (秒) $\times 525 = 9$ 秒である。このリフレッシュ周期は周囲温度変化の時間に比べて十分小さい時間であり、周囲温度変化に対しての暗時FPNの変化に完全に追従できる。また、9秒毎に完全にFPNメモリに記憶されている信号をリフレッシュせずに、一般的なノイズリデュースの方法を用いて、記憶している信号と新たに読み出した信号を適当な比で加算し、ランダムノイズを抑制して再記憶する方法により高精度なFPN減算が可能である。

【0021】尚、全行の暗時FPNを取り込むまでに9秒かかるので、電源投入後、暗時FPNの抑圧された画像信号が出力されるまで9秒かかることになる。この時間は、通常は装置の立ち上げ時間として許容できる範囲であるが、例えば電源投入時にはオーバーフロー電位V_{OF}をリセット電位V_{RST}に等しくして、水平ブランキング毎にリセット動作を行い、全行の暗時信号が出力する状態にして、連続して暗時信号をFPNメモリに書き込むことによって、最低1フレーム期間 ($1/30$ 秒) で、全行の暗時FPNをFPNメモリに記憶する方法を用いることにより、立ち上げ時間の短縮化を図ることが可能である。

【0022】従来例においては、1フレーム期間に1行の暗時信号を読み出すために、明時信号の読み出しの連続性が、1行読み出し期間とぎれることになる。しかし、走査線525ラインのNTSC方式に対応した一般の固体撮像素子においては、1行の読み出し期間は約64 μ secであり、この期間に行間の読み出しの連続性が損なわれても、視覚的には検知されず問題とならない。すなわち動画撮像上も問題とならない。

【0023】

【発明が解決しようとする課題】以上により動画撮像も可能なFPNキャンセルが可能となるが、従来例では水平ブランキング期間に光生成電荷をリセットした直後に

読み出した信号を暗時信号としている(CMD, S I T, A M I)に適用した場合、実際の動作はこのようになる)ため以下の問題点が生じる。

【0024】すなわち、暗時信号読み出し期間でも、次にリセット動作が行われるまで光生成電荷の蓄積動作は行っているため暗時信号は遅光状態で読み出した場合と異なり、僅かではあるが光生成電荷を含んでしまう。上述の従来例では簡単化のため3行の画素数としているが、一般的な画素数で考えると、NTSC方式に対応した画素数は525行となり、明時信号を読み出す行の画素は525行走査する時間分蓄積動作を行う。これに対してリセット直後の暗時信号を読み出す行の画素は次の水平ブランキング期間にリセットがおこなわれるまでの一水平走査期間は蓄積動作を行っている。明時信号に比べて蓄積時間は1/525であり、通常の被写体では無視できるものの、被写体が高輝度の場合には無視できないレベルになってFPNの誤差成分となってFPNメモリに記憶され、高輝度被写体が無くなっても次にリフレッシュされるまで記憶データは残るから、明時信号からこの誤差成分を減算してしまい偽信号が発生する原因となっている。

【0025】この問題点を図10および図11を用いて説明する。第2フレーム期間に高輝度被写体が画面に入り画面上の位置は2ラインのt_h期間とする。イメージ出力D、Eの2Sには高輝度信号が加わるが、次に読み出される2Fにも高輝度信号成分が含まれてしまう。この2FはFPNメモリライト信号としてFPNメモリに書き込まれFPNメモリリード信号Mとして読み出され、切り換えスイッチ出力Hから減算されて減算器出力Nが発生する。その結果、減算器出力Nの第3フレーム以後の2行信号には偽信号nHが発生してしまう。これは2Fがリフレッシュされるまで続く。

【0026】そこで本発明の目的は、高輝度被写体があっても高精度にFPNを抑圧出来るようにした動画撮像にも対応可能な固体撮像素子の信号読み出し処理方式を提供することにある。

【0027】

【課題を解決するための手段】前述の課題を解決するために本発明による固体撮像素子の信号読み出し処理方式は、マトリクス状に配列された単位光電変換素子への入射光に対応して生成される光生成電荷を水平方向及び垂直方向に走査して得られる信号を映像信号として読み出し処理する固体撮像素子の信号読み出し処理方式において、暗時信号抽出の対象とする特定行の前記垂直方向での位置を予め定めた垂直走査期間毎に変化させ、前記特定行の水平ブランキング期間に各画素の光生成電荷をリセットした直後の各画素の暗時信号を読み出す動作を順次変化する特定行毎にくり返して得られる全有効行の各画素の暗時信号をメモリに記憶し、前記予め定めた垂直走査期間毎に、前記メモリに記憶された全有効行の各画

素の暗時信号の更新を、前記各画素対応で得られた暗時信号に含まれる光生成電荷による信号成分レベルが所定のレベルを越えていると判定された特定画素以外について行ない、前記メモリから読み出した各行の画素の暗時信号を、対応する各行の画素の明時信号から減算処理するように構成されている。

【0028】前記メモリへの記憶及び記憶内容の更新は、明時信号のみの読み出しを行う予め定めた複数の垂直走査期間を挟んで間欠的に行うことができる。また、前記特定画素は、前記暗時信号を読み出す直前に読み出した明時信号の明時信号レベルが所定のスレッショールドレベルを越えた画素とし、または前記特定画素は、固体撮像素子から読み出した暗時信号と前記外部メモリに記憶されている対応する暗時信号レベルとを比較してその差が所定のレベルを越えた画素とすることができる。更に、前記メモリの記憶内容の更新は、前記特定画素に対しては、前記メモリから読み出した内容をそのまま記憶することができる。また、前記所定のレベルを、水平方向の画素に対して変化させることもでき、前記特定行は単一の行とし、連続した複数の行とし、または間隔をおいて複数の行とすることができる。

【0029】このように構成した信号読み出し処理方式においては、高輝度被写体により発生する暗時信号に含まれる光生成電荷が所定のレベルを越えた画素以外については、外部メモリの暗時信号のデータは変化しないため、偽信号の発生なしに高精度に動画撮像に対応したFPN抑圧が可能となる。

【0030】

【発明の実施の形態】次に、本発明の実施の形態を図面を参照しながら説明することにより本発明を明らかにする。図1は、本発明の第1の実施の形態を示す構成ブロック図である。図9に示す従来例との対応部分については同一の符号を付してある。図9に対してレベル検出器9、AND回路10、高輝度判定用スレッショールド電圧V_{ref}が供給されている入力端子Pが追加されている。ここでは暗時信号で光生成電荷による信号成分が所定のレベルを越えるかどうかを直前の明時信号から判定している。直前の明時信号と暗時信号とは時間的相関性が非常に強いので、明時信号に高輝度部があれば暗時信号のその部分には高輝度部による光生成電荷が発生していると考えられるからである。

【0031】図1に示す実施の形態の動作を図2と図3のタイミングチャートを用いて説明する。レベル検出器9は1HDL4の出力と高輝度判定用スレッショールド電圧V_{ref}を比較器91で比較して、V_{ref}電圧よりも大きい場合、パルスが発生する。このパルスは、インバータ92で反転されて高輝度検出パルスKが出力される。高輝度検出パルスKと、FPNメモリライト制御パルスJのAND出力、すなわちAND回路10からの複合FPNメモリライト制御信号LによりFPNメモ

リ8を制御する。高輝度部による光生成電荷が所定のレベルを超えた画素部は、複合FPNメモリライト制御信号LがLレベルになり、メモリへの再書き込み動作（データの更新）を行わず、FPNメモリのデータは変化しない。この結果、FPNメモリライト信号及びリード信号には高輝度部による光生成電荷は含まれず減算器出力Nに偽信号は発生しない。

【0032】次に、本発明の他の実施の形態としてレベル検出の方法の異なる第2の実施の形態を図4を参照して説明する。図4において図1と同様の部分は同一の符号を付して示し、それらの説明は省略する。本例では、読み出した暗時信号とFPNメモリの出力信号レベルを比較して、暗時信号で光生成電荷による信号成分が所定のレベル（ V_{ref} ）を超えるかどうかを判定している。暗時信号で光生成電荷の有る部分はFPNメモリの出力レベルより大きいからである。

【0033】レベル検出器11では、イメージャ出力Eの2FからFPNメモリリード信号Mを減算器111で減算して、その差と高輝度判定用スレッショールド電圧 V_{ref} を比較器112で比較する。比較の結果、上記差が V_{ref} 電圧よりも大きい場合には、パルスが発生する。このパルスは、インバータ113で反転されて高輝度検出パルスKが出力される。高輝度検出パルスKとFPNメモリライト制御パルスJのAND出力、すなわち、複合FPNメモリライト制御信号LをAND回路10から出力してFPNメモリを制御する。高輝度部による光生成電荷が所定のレベルを超えた画素部は、複合FPNメモリライト制御信号LがLレベルになりメモリへの再書き込み動作を行わず、FPNメモリのデータは変化しない。その結果、FPNメモリライト信号及びリード信号には高輝度部による光生成電荷は含まれず減算器出力Nに偽信号は発生しない。

【0034】以上の例では高輝度検出パルスKを用いてメモリ書き込み動作を停止して高輝度部による光生成電荷が所定のレベルを超えた画素部のFPNメモリのデータが変化することを防いでいる。これに対して、第3の実施の形態を示す図5では、メモリ書き込み動作を停止せず、高輝度部による光生成電荷が所定のレベルを超えた画素部については、FPNメモリ8から読み出した信号を再度FPNメモリに書き込むことにより、FPNメモリ8のデータの変化を防いでいる。図5においても、図1及び図4と同様の部分については同一の符号を付してある。スイッチ回路12の端子aにはイメージャ出力

第1フレームで1S、1F、2S、2F、3S、4S、5S……NS

第2フレームで1S、2S、3S、3F、4S、4F、5S……NS

また、1フレームに2行ずつ2行の間隔をあけて読み出す ※す場合は、次のように信号が読み出される。

第1フレームで1S、1F、2S、3S、4S、4F、5S……NS

第2フレームで1S、2S、2F、3S、4S、5S、5F……NS

【0037】以上の本願発明の請求項毎の構成・効果を整理すると以下ようになる。

*力Eを供給し、スイッチ回路12の端子bにはFPNメモリリード信号Mを供給する。スイッチ回路12は、レベル検出器9の出力の高輝度検出パルスKをスイッチ切換制御電圧としてこのスイッチ切換制御電圧がHレベルの時にはa側、Lレベルの時にはb側に入力された信号を出力するように切り換え制御をなす。高輝度部による光生成電荷が所定のレベルを超えた画素部では、高輝度検出パルスKはLレベルになるため、FPNメモリ8にはFPNメモリリード信号Mが再度書き込まれてデータは変化しない。この結果、FPNメモリライト信号及びリード信号には高輝度部による光生成電荷は含まれず減算器出力Nに偽信号は発生しない。

【0035】以上の説明において、リセット直後の暗時信号読み出し期間においても、一水平走査時間光生成電荷の蓄積動作を行うとしてきたが、実際には同一ラインの中でも画素の位置によって蓄積期間は異なる。リセット直後に読み出される画素は、蓄積時間は0でラインの最終画素の蓄積時間が一水平走査時間となる。すなわち、高輝度部が画面のどの位置にあるかによって、暗時信号読み出し期間に蓄積される光生成電荷は異なる。リセット直後に読み出される画素ではレベルが0で、ラインの最終画素の蓄積光生成電荷が最大となる。第1の実施の形態において、暗時信号読み出しの直前の明時信号から高輝度部画素を判定していたが、前記理由により高輝度判定用スレッショールド電圧 V_{ref} を画面上の位置に応じて変化させることが有効である。これを図6に示す。 V_{ref} 電圧Pを水平走査期間の最初で大きく最後で小さくなるように変化させている。すなわち、水平走査期間の終わりほど高輝度部のスレッショールド電圧を小さくして高輝度検出パルスKを出やすくしている。この結果、蓄積時間の差を考慮した最適な高輝度検出パルスKの発生が可能となる。ちなみに、第2の実施の形態では、直接暗時信号に含まれる光生成電荷レベルを検出しているため V_{ref} 電圧Qは一定でも問題は無い。

【0036】また、以上の各実施の形態では、1フレームに1行ずつ暗時信号を読み出す場合について説明を行ったが、1フレームに数行ずつ連続して、あるいは間隔をあけて暗時信号を読み出すようにしても構わない。例えば、N行の受光部をもつ固体撮像素子で1フレームに2行ずつ連続して読み出す場合は、次のように固体撮像素子から信号が読み出される。

【0038】(1)マトリクス状に配列された単位固体撮像素子への入射光に対応して生成される光生成電荷を

水平方向及び垂直方向に走査して得られる信号を映像信号として読み出し処理する固体撮像素子の信号読み出し処理方式において、前記垂直方向の特定行を予め定めた垂直走査期間毎に変化させ、前記特定行の水平ブランキング期間に各画素の光生成電荷をリセットした直後の各画素の暗時信号を読み出して得られる全有効行の各画素の暗時信号をメモリに記憶し、前記予め定めた垂直走査期間毎に、前記メモリに記憶された全有効行の各画素の暗時信号の更新を、前記各画素対応で得られた暗時信号に含まれる光生成電荷による信号成分レベルが所定のレベルを越えていると判定された特定画素については行わず、前記メモリから読み出した各行の画素の暗時信号を、対応する各行の画素の明時信号から減算処理する固体撮像素子の信号読み出し処理方式。

【0039】上記(1)の構成によれば、高輝度被写体があっても高精度に暗時FPNデータが取り込める。

【0040】(2)前記メモリへの記憶及び記憶内容の更新は、明時信号のみの読み出しを行う予め定めた複数の垂直走査期間を挟んで間欠的に行う請求項1に記載の固体撮像素子の信号読み出し処理方式。

【0041】上記(2)の構成によれば、(1)と同様に高輝度被写体があっても高精度に暗時FPNデータが取り込める。

【0042】(3)前記特定画素は、前記暗時信号を読み出す直前に読み出した明時信号の明時信号レベルが所定のスレッショルドレベルを越えた画素とすることを特徴とする請求項1または2に記載の固体撮像素子の信号読み出し処理方式。

【0043】上記(3)の構成によれば、明時信号の高輝度部を用いるので、レベル検出が容易となる。

【0044】(4)前記特定画素は、固体撮像素子から読み出した暗時信号と前記外部メモリに記憶されている対応する暗時信号レベルとを比較してその差が所定のレベルを越えた画素である請求項1または2に記載の固体撮像素子の信号読み出し処理方式。

【0045】上記(4)の構成によれば、検出に、直接暗時信号を用いるので高精度なレベル検出が可能となる。

【0046】(5)前記メモリの記憶内容の更新は、前記特定画素に対しては、前記メモリから読み出した内容をそのまま記憶する処理である請求項1に記載の固体撮像素子の信号読み出し処理方式。

【0047】上記(5)の構成によれば、(1)と同様に高輝度被写体があっても高精度に暗時FPNデータが取り込める。

【0048】(6)前記所定のレベルを、水平方向の画素に対して変化させる請求項1～3のいずれか1項に記載の固体撮像素子の信号読み出し処理方式。

【0049】上記(6)の構成によれば、(4)のレベル検出がより正確に行える。

【0050】(7)前記特定行は単一の行であることを特徴とする請求項1～5のいずれか1項に記載の固体撮像素子の信号読み出し処理方式。

【0051】上記(7)の構成によれば、動画撮像時の連続性が良くなる。

【0052】(8)前記特定行は連続した複数の行であることを特徴とする請求項1～5のいずれか1項に記載の固体撮像素子の信号読み出し方式。

【0053】上記(8)の構成によれば、FPNメモリのリフレッシュ周期が短くなり、温度変化等に対する応答性が良くなる。

【0054】(9)前記特定行は間隔をおいて複数の行であることを特徴とする請求項1～5のいずれか1項に記載の固体撮像素子の信号読み出し処理方式。

【0055】上記(9)の構成によれば、(8)と同様にFPNメモリのリフレッシュ周期が短くなり、温度変化等に対する応答性が良くなる。

【0056】

【発明の効果】以上詳細に説明したように、本発明の固体撮像素子の信号読み出し処理方式によれば、高輝度被写体がある場合でも偽信号の発生なしに高精度な動画撮像にも対応可能なFPN抑圧が実現できる。

【図面の簡単な説明】

【図1】本発明による固体撮像素子の信号読み出し処理方式の第1の実施形態を示す構成ブロック図である。

【図2】図1に示す構成の動作を説明するためのタイミングチャートである。

【図3】図1に示す構成の動作を説明するためのタイミングチャートである。

【図4】本発明による固体撮像素子の信号読み出し処理方式の第2の実施形態を示す構成ブロック図である。

【図5】本発明による固体撮像素子の信号読み出し処理方式の第3の実施形態を示す構成ブロック図である。

【図6】本発明による固体撮像素子の信号読み出し処理方式の第4の実施形態を示す構成ブロック図である。

【図7】従来のFPN抑圧手段のブロック構成図である。

【図8】図7に示す構成の動作を説明するための図である。

【図9】従来のFPN抑圧手段の他の例を示すブロック構成図である。

【図10】従来のFPN抑圧手段の動作を説明するための各部の信号波形を示すタイミングチャートである。

【図11】従来のFPN抑圧手段の動作を説明するための各部の信号波形を示すタイミングチャートである。

【符号の説明】

- | | |
|-------|----------|
| 1, 31 | 固体撮像素子 |
| 2, 32 | 増幅器 |
| 3, 33 | A/D変換器 |
| 4 | 1Hデレイライン |

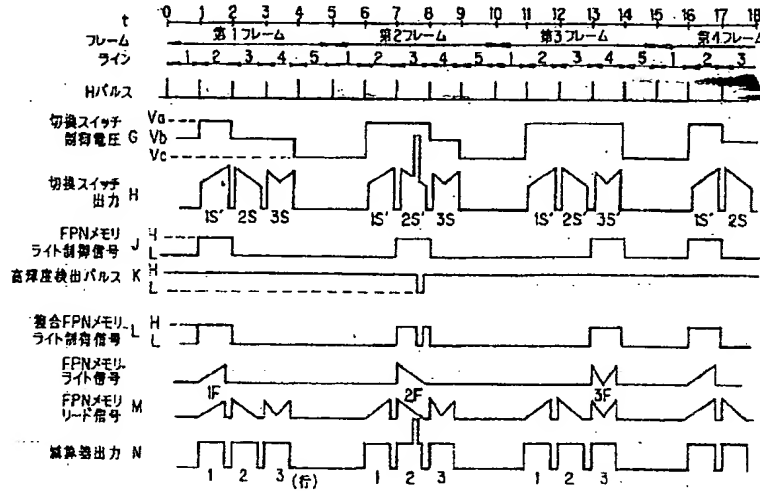
特開平9-83840

- $$\begin{array}{l} *12 \\ 101 \\ 102 \\ 103 \\ 112 \\ 113 \end{array}$$

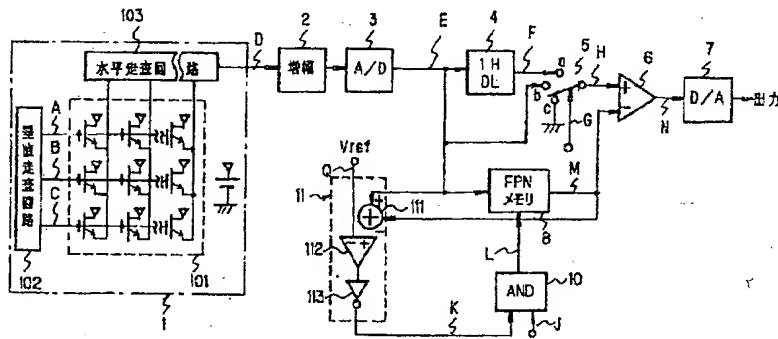
- 14
スイッチ回路
受光部
垂直走査回路
水平走査回路
比較器
インバータ

[illegible]

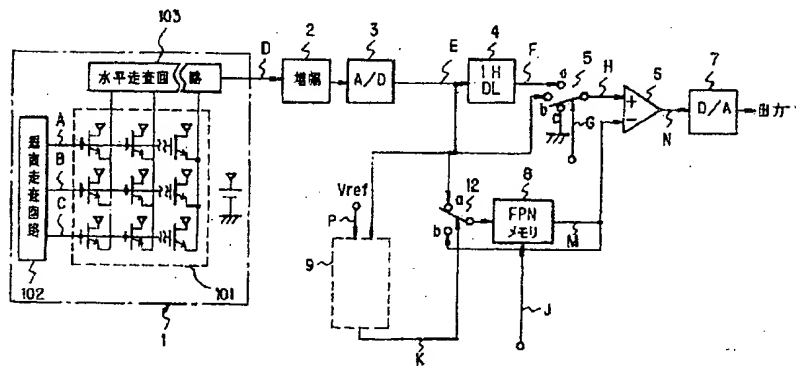
【図3】



【図4】



【図5】



Timing diagram for a 3-bit shift register. The top part shows a clock signal t and a data input ライン with values 1, 2, 3, 4. Below are three output signals: 1行ゲート電圧 (A), 2行ゲート電圧 (B), and 3行ゲート電圧 (C). At the bottom are two sawtooth waveforms labeled V_{ref} and Q . Vertical dashed lines indicate the sampling points for the outputs.

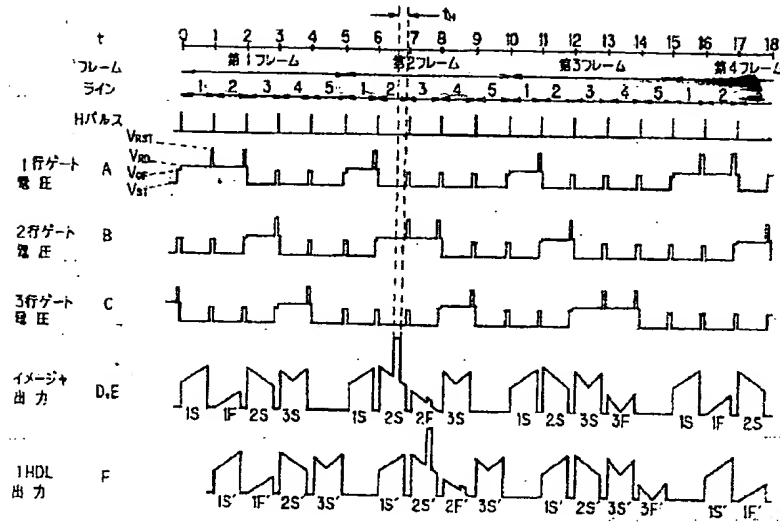
(A) 固体素子出力

(B) 映像出力 A

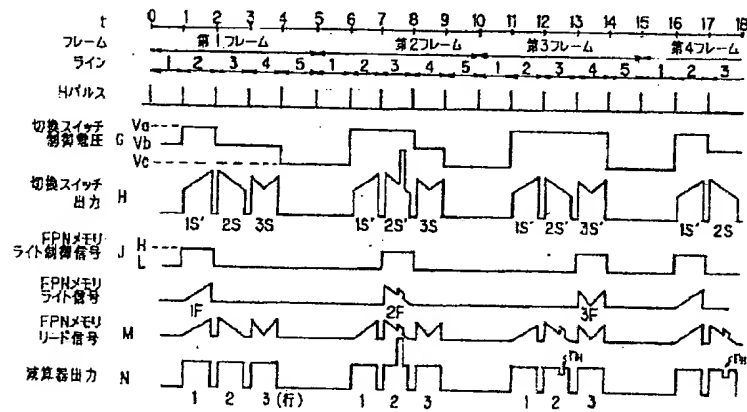
(C) 映像出力 B

[illegible]

【図10】



【図11】



THIS PAGE BLANK (USPTO)